

يمكن استخدام كل من Virelog و VHDL ودمجهما مع الجهاز يمكن استخدام HDL لتصميم المنطق الدوائر المستخدمة في نماذج ML المخصصة وتنفيذها يمكن استخدام Virelog أو VHDL لتصميم و يمكن أن تتمتع كلتا اللغتين بقدرات محاكاة قوية يمكن استخدام أدوات المحاكاة المتوفرة مع Virelog أو VHDL اختبار وتحليل أداء التصميمات المتكاملة للتعلم الآلي، قياس الأداء واستهلاك الطاقة وتحليل الإشارات. تجدر الإشارة إلى أن استخدام HDL والأجهزة قد تكون التكنولوجيا في تعلم الآلة أكثر تعقيداً وتكلفة مقارنةً تتطلب خبرة متخصصة لتصميم وتحليل و يمكن استخدام Virelog و VHDL لتصميم و