لتصميم المنطق الدوائر المستخدمة في HDL ودمجهما مع الجهاز يمكن استخدام VHDLو Virelog يمكن استخدام كل من لتصميم و يمكن أن تتمتع كلتا اللغتين بقدرات محاكاة قوية VHDL أو Virelog المخصصة وتنفيذها يمكن استخدام ML نماذج اختبار وتحليل أداء التصميمات المتكاملة للتعلم الآلي، قياس VHDL أو Virelog يمكن استخدام أدوات المحاكاة المتوفرة مع والأجهزة قد تكون التكنولوجيا في تعلم الآلة أكثر HDL الأداء واستهلاك الطاقة وتحليل الإشارات. تجدر الإشارة إلى أن استخدام لتصميم و VHDLو Virelog تعقيدًا وتكلفة مقارنةً تتطلب خبرة متخصصة لتصميم وتحليل و يمكن استخدام

Summarized by © lakhasly.com